

Excerpt from Japanese Patent
Laid-Open Publication No. Hei 9-61843

100061

5 [Problems to be Solved by the Invention]

As described above, in a pulse beam having energy distribution which is formed in a rectangular shape, there always exist a region in which the energy distribution is uniform and a rising or falling edge region of the energy
10 distribution. When the pulse laser beam having such energy distribution is scanned to execute laser annealing, both a region in which uniform energy reaches a film to be annealed and the falling edge region of the energy distribution (i.e. a region in which effective reached energy is on the decrease)
15 inevitably exist, with the result in that the characteristics of the annealed film vary with a cycle equal to a scanning pitch of the laser beam. When a TFT array to be used for a liquid crystal display apparatus is produced using such an annealed film, TFT characteristics (such as electron mobility) vary
20 according to the scanning pitch of the laser beam. When a driving circuit-integrated liquid crystal display apparatus is, in turn, produced using such a TFT array, the characteristic variation leads to an image unevenness in a display region. Further, in the driving circuit, driving capability varies,
25 which manifests in the form of periodic unevenness on the images. Accordingly, display quality significantly declines.

[0008]

Further, the third object of this invention is to provide a

method of manufacturing a liquid crystal display apparatus in which display quality can be improved by suppressing characteristic variation due to a scanning pitch of a laser beam applied to a semiconductor thin film used for an active layer of a thin film transistor for driving to be formed on the periphery of a display region to make characteristics of a driving circuit uniform.

[0015]

10 further, in the method of manufacturing a liquid crystal display apparatus, by using a pulse laser beam whose energy distribution is formed in a linear shape to anneal a semiconductor thin film which forms a thin film transistor for driving formed on the periphery of the display region, making a scan pitch of the pulse laser beam smaller than the length of the falling edge region of energy in a shorter side direction of the pulse laser beam, and setting a scan direction to be different from a channel width direction of the thin film transistor for driving, a beam overlapping region is generated in at least a part of the semiconductor thin film in the thin film transistor for driving to significantly reduce characteristic variation of a thin film transistor for pixel and reduce nonuniformity in the characteristics of the thin film transistor for pixel, with a result that display quality can be improved.

[0022] [Third Embodiment]

FIG. 3 is a drawing for explaining the method of manufacturing a liquid crystal display apparatus according to a

third embodiment of this invention and is a layout plan view showing a one-pixel segment in a TFT array of a liquid crystal display apparatus. In Fig. 3, reference numeral 21 represents a source line, reference numeral 23 represents a gate line, reference numeral 25 represents a pixel electrode, reference numeral 26 represents a TFT (thin film transistor), and reference numeral 27 represents a polycrystalline silicon thin film.

[0023]

10 In the third embodiment, a pulse laser (XeCl: excimer laser) beam having energy distribution formed in a linear shape is used as is the case with the first embodiment. By scanning the pulse laser beam to crystallize a semiconductor thin film, a polycrystalline silicon thin film 27 of the TFT 26 in the TFT array of the liquid crystal display apparatus is formed.

15 [0024]

The pulse laser beam has the size of 180 mm in the longer side direction and 0.5 mm in the shorter side direction. The shorter side direction is established in parallel to the source line 21 and the semiconductor thin film is scanned with a pitch of 21 μm . An average number of irradiations is 23.8 shots/point. A pixel pitch is equal to that of Fig. 2. The density of energy is 350 mJ/cm² on an irradiated surface of a pixel.

25 [0025]

In the third embodiment, the pulse laser beam is moved along a direction parallel to the source line 21 for scanning. The pixel pitch in the scan direction is 210 μm . Because the scan pitch of the laser beam (21 μm) is a submultiple of the pixel

pitch in the scan direction, the overlapping region of laser irradiation is formed on the entire TFT 26 as achieved in the second embodiment. The channel width of the TFT 26 is 6 μm . Because this channel width is smaller than the scan pitch of the laser beam, in a case where a channel width direction of the TFT matches the scan direction of the laser beam, there is a significant possibility that positions in the falling edge region of the laser beam at which the laser beam is irradiated onto the semiconductor thin film vary among the substrates depending on the accuracy of laser beam alignment. Such variation in the positions of irradiation changes an effective irradiation energy history, which causes deterioration in reproducibility of the TFT characteristics. Therefore, in this embodiment, the polycrystalline silicon thin film 27 is disposed at an angle of 45 degrees with respect to the source line 21 to set the channel width direction of the TFT at an angle of 45 degrees with respect to the scan direction of the laser beam. In this manner, an intersection area of the laser beam and the channel region is extended so that the laser beam overlapping region caused by alignment deviation of the laser beam or the like always exists in the polycrystalline silicon thin film 27, which can relieve nonuniformity in the TFT characteristics.

When a liquid crystal display apparatus is produced using this TFT array, unevenness of the characteristics for each TFT 26 can significantly be reduced, to thereby improve display quality. It should be noted that this effect can be achieved as long as the scan direction of the pulse laser beam intersects the channel width direction of the TFT 26 at an angle greater than or equal to 10 degrees and smaller than or equal to 90 degrees.

[0026] [Fourth Embodiment]

Fig. 4 is a layout plan view of a liquid crystal display apparatus used for explaining the method of manufacturing a liquid crystal display apparatus according to a fourth embodiment of this invention. In Fig. 4, reference numerals 21, 22 represent a source line, reference numerals 23, 24 represent a gate line, reference numeral 31 represents a driving circuit on the scan side, reference numeral 32 represents a driving circuit on the data side, and reference numeral 33 represents a display region.

[0027]

In the fourth embodiment according to the liquid crystal display apparatus, each pixel in the display region 33 has a structure similar to that of Fig. 2 or Fig. 3, furthermore the driving circuit on the scan side 31 and the driving circuit on the data side 32 are integrated in the liquid crystal display apparatus. The gate lines 23, 24 and the source lines 21, 22 are orthogonal to each other and driven by the driving circuit on the scan side 31 and the driving circuit on the data side 32, respectively. Further, a gate line direction of the TFT for driving the data side which forms the driving circuit on the data side 32 is established so as not to be parallel to the direction of the source lines 21, 22 in the display region 33, and a gate line direction of the TFT for driving the scan side which forms the driving circuit on the scan side 31 is established so as not to be parallel to the direction of the gate lines 23, 24 in the display region 33. More specifically, the channel length or width direction of the TFT which forms the driving circuits on the scan side and on the data side 31, 32 is

disposed so as not to be orthogonal to the directions of the gate lines 23, 24 and the source lines 21, 22 in the display region 33. In addition, the laser beam is moved for scanning along a direction orthogonal to the gate lines 23, 24 in the display region 33.

[0020]

By forming the TFT for the driving circuits on the scan side and the data side 31, 32 as described above, the intersection area of the channel region of the TFT for driving and the scan direction of the laser beam is extended so that the laser beam overlapping region due to the alignment deviation of the laser beam or the like always exists in the polycrystalline silicon thin film of the TFT for driving. In this manner, unevenness of the TFT characteristics decreases significantly and output unevenness from the driving circuits on the scan side and the data side 31, 32 can be suppressed, which resulted in great improvement of display quality.

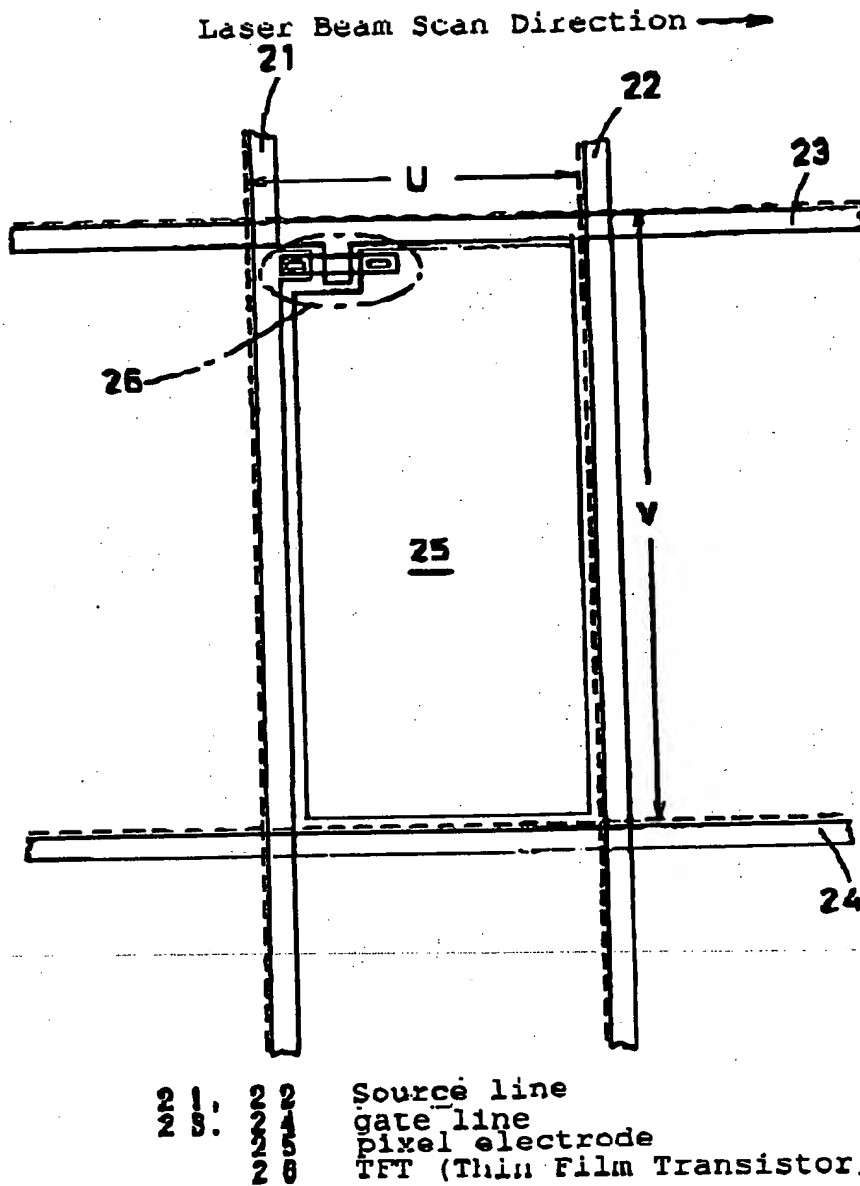


Fig. 2

JP9-61843

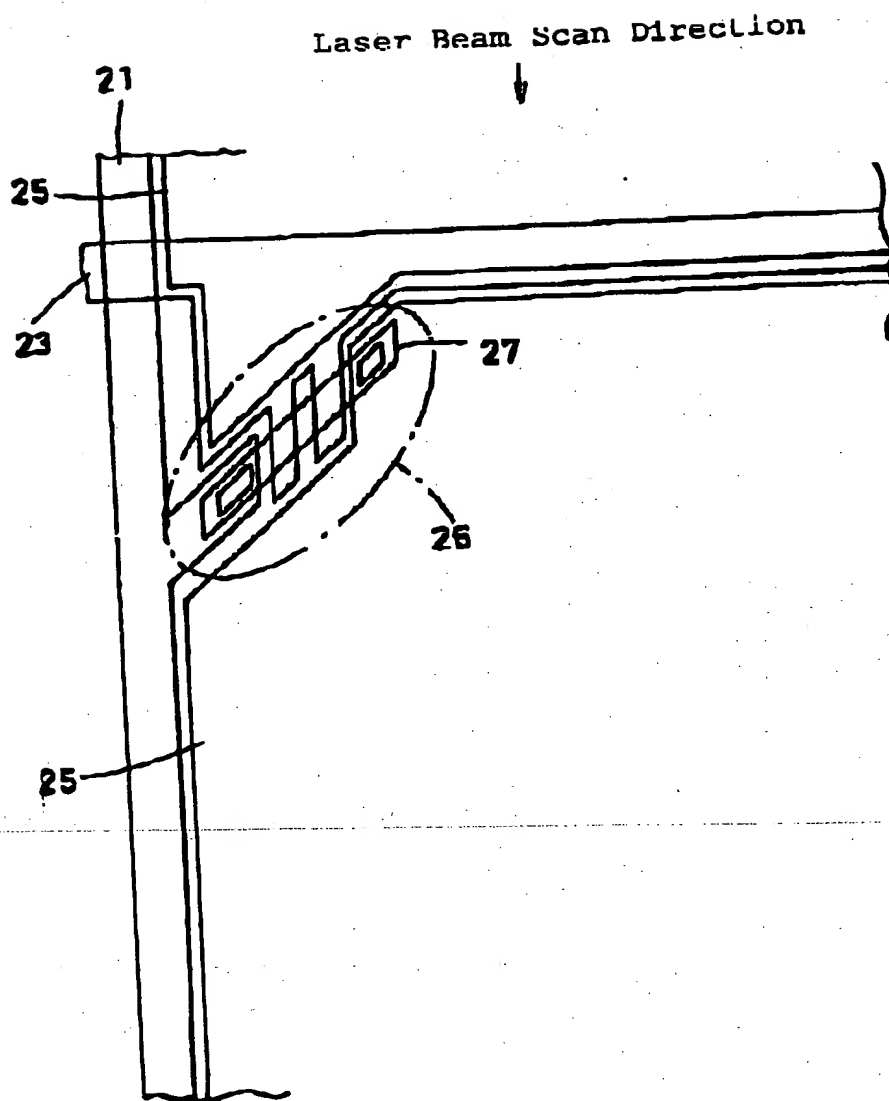


Fig. 3

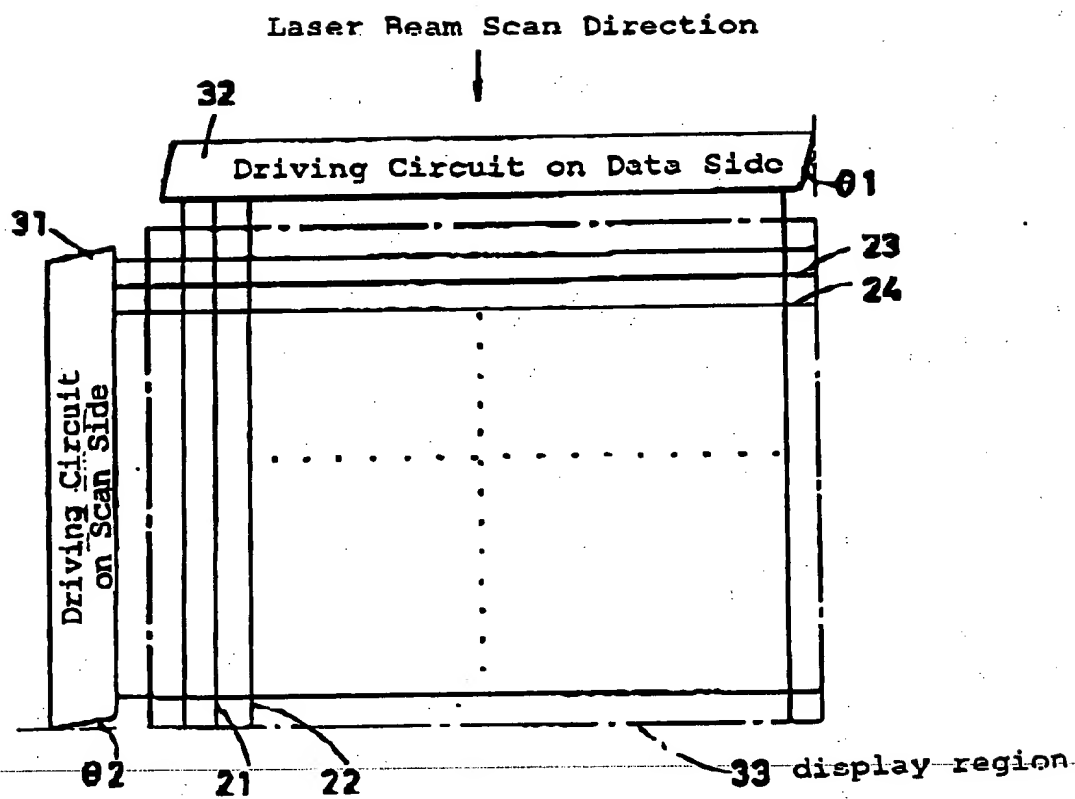


Fig. 4

LASER ANNEALING METHOD AND PRODUCTION OF LIQUID CRYSTAL DISPLAY DEVICE

Patent Number: JP9061843
Publication date: 1997-03-07
Inventor(s): FURUTA MAMORU; KAWAMURA TETSUYA; MAEKAWA SHIGEKI
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD
Requested Patent: ☐ JP9061843
Application Number: JP19950211935 19950821
Priority Number(s):
IPC Classification: G02F1/136; H01L29/786; H01L21/336
EC Classification:
Equivalents: JP3029787B2

Abstract

PROBLEM TO BE SOLVED: To suppress the fluctuation in the characteristics of a film to be annealed by the scanning pitch of a laser beam in a laser annealing method.
SOLUTION: The pulse laser beam formed by shaping an energy distribution to linear like (a) is used and the scanning pitch P of the pulse laser beam is made smaller than the length of the region where the energy in the short length direction of the pulse laser beam rises, by which the effective energy to be cast over the entire apart of the film to be annealed is made uniform at the energy density regulated in the region where the energy falls. The fluctuation in the characteristics of the film to be annealed by the scanning pitch of the laser beam is suppressed.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-61843

(43) 公開日 平成9年(1997)3月7日

(51) Int.Cl.⁵

G 0 2 F 1/136

H 0 1 L 29/786

21/336

識別記号

5 0 0

庁内整理番号

F I

G 0 2 F 1/136

H 0 1 L 29/78

5 0 0

6 2 7 F

技術表示箇所

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号

特願平7-211935

(22) 出願日

平成7年(1995)8月21日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 古田 守

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 川村 哲也

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 前川 茂樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 宮井 暎夫

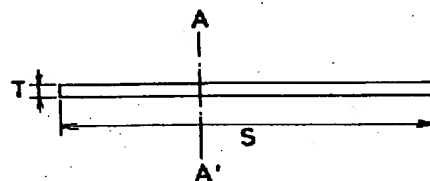
(54) 【発明の名称】 レーザアニール方法および液晶表示装置の製造方法

(57) 【要約】

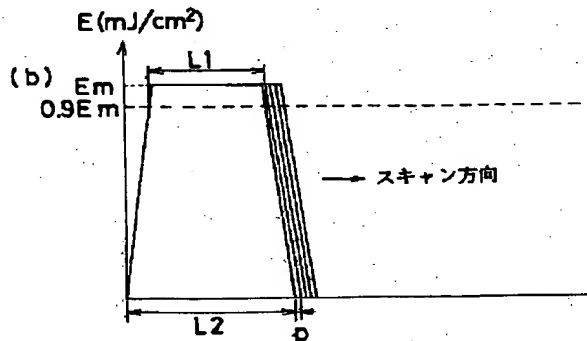
【課題】 レーザアニール方法における被アニール膜のレーザービームの走査ピッチによる特性変動を抑制する。

【解決手段】 図1(a)のようにエネルギー分布を線状に整形したパルスレーザービームを用いて、このパルスレーザービームの短尺方向のエネルギー立ち下がり領域の長さよりパルスレーザービームの走査ピッチPを小さくすることにより、被アニール膜全体に照射される実効エネルギーがエネルギー立ち下がり領域で規定されるエネルギー密度で均一化でき、被アニール膜のレーザービームの走査ピッチによる特性変動を抑制できる。

(a)



(b)



【特許請求の範囲】

【請求項1】 被アニール膜にエネルギー分布を線状に整形したパルスレーザビームを照射し、このパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより前記パルスレーザビームの走査ピッチを小さくすることを特徴とするレーザアニール方法。

【請求項2】 パルスレーザビームの走査ピッチを、前記パルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さの $1/2$ 以下にする請求項1記載のレーザアニール方法。

【請求項3】 マトリクス状に画素電極とゲート配線およびソース配線とを配置し、前記各画素電極、ゲート配線およびソース配線に画素用薄膜トランジスタを接続した第1の基板と、この第1の基板と液晶層を挟んで対向配置した第2の基板とを備えた液晶表示装置の製造方法であって、前記画素用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、前記半導体薄膜にエネルギー分布を線状に整形したパルスレーザビームを照射し、このパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さを前記パルスレーザビームの走査方向の画素ピッチより小さくし、前記パルスレーザビームの走査ピッチを前記パルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、かつ前記パルスレーザビームの走査方向の画素ピッチの約数にすることを特徴とする液晶表示装置の製造方法。

【請求項4】 パルスレーザビームの走査方向を、画素用薄膜トランジスタのチャネル幅方向と異なる方向としてアニール処理を行う請求項3記載の液晶表示装置の製造方法。

【請求項5】 パルスレーザビームの走査方向は、画素用薄膜トランジスタのチャネル幅方向と 10 度以上 90 度以下の交差角度を有してアニール処理を行う請求項4記載の液晶表示装置の製造方法。

【請求項6】 マトリクス状に画素電極とゲート配線およびソース配線とを配置し、前記各画素電極、ゲート配線およびソース配線に画素用薄膜トランジスタを接続した表示領域と、この表示領域の周辺に形成した駆動用薄膜トランジスタを有する駆動回路領域とを設けた第1の基板と、この第1の基板と液晶層を挟んで対向配置した第2の基板とを備えた液晶表示装置の製造方法であって、

前記駆動用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、前記半導体薄膜にエネルギー分布を線状に整形したパルスレーザビームを照射し、このパルスレーザビームの走査ピッチを前記パルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、前記パルスレーザビームの走査方向を前記駆動用薄膜トランジスタのチャネル幅方向と異なる方向とすることを特徴とする液晶表示装置の製造方法。

【請求項7】 パルスレーザビームの走査方向を、画素用薄膜トランジスタに接続したゲート配線またはソース配線と直交させてアニール処理を行う請求項3、4、5または6記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、薄膜トランジスタ等の形成に用いるレーザアニール方法および液晶表示装置の製造方法に関するものである。

【0002】

【従来の技術】近年、薄膜トランジスタを用いたアクティブマトリックス型液晶表示装置は、高精細、低コスト化の要望が強い。多結晶シリコンを活性層に用いた薄膜トランジスタ (Thin Film Transistor: 以下「TFT」と略す) は、従来の非晶質シリコンを活性層に用いたTFTに比べ移動度が2桁以上大きいので、デバイスサイズを小型化でき、高精細化が可能である。また、液晶表示装置の駆動回路を同一基板上に形成できるため、低コスト化も実現できる技術として注目されている。ながでも、大型化が容易で安価である無アルカリガラス基板が使用可能な低温度域 ($<500^{\circ}\text{C}$) で、多結晶シリコンTFTを実現する技術開発が活発化している。

【0003】ガラス基板が使用可能な低温度域で良質な多結晶シリコン薄膜を実現する手法の一つとしてレーザアニール法が注目されている。レーザアニール法は、Arレーザ等の連続発振 (CW) レーザを用いる場合と、エキシマレーザ等のパルスレーザを用いる場合とに分類できるが、基板への熱ダメージやスルーブットの観点からエキシマレーザ等のパルスレーザを用いる場合が多い。

【0004】図5は従来のレーザアニール方法を説明するための図であり、図5(a)はエネルギー分布を一辺 $W=8\text{mm}$ 角の正方形に整形したパルスレーザビームを示し、図5(b)はレーザアニールを行った場合のエネルギー分布を示す。エキシマレーザから放出されたレーザビームは、ビームホモジナイザー等の光学系により、図5(a)に示すように、 8mm 角のエネルギー分布をもつレーザビームに整形される。このパルスレーザビームをXおよびY方向に走査して被アニール薄膜を結晶化する。ビーム走査時の走査ピッチは平均照射数により設定される。非晶質シリコン薄膜を多結晶化しTFTを作製する場合、平均照射数が10shots/point以上であれば特性がショット数によらず安定する。

【0005】図5(b)はXおよびY方向送り量 (走査ピッチ) をそれぞれ 2mm とし、平均照射数16shots/pointの場合のレーザアニールのエネルギー分布を示す図である。図5(b)に示すように、エネルギー分布は模式的には台形状になっており、設定エネルギー密度 E_0 (mJ/cm^2) の領域とエネルギー立ち下がり領域との二つの領域を有している。エネルギー立ち下がり領域は、ビー

ム整形時の光学系の収差やレーザ光の位置揺らぎ等により発生するものであり、除去することは原理的に困難である。図5(b)には多結晶シリコン薄膜を上記形状のエネルギー分布を有するレーザビームを用いてアニールを行った場合の結晶化状態も合わせて示している。設定エネルギー密度E₁にてアニールされた領域Aとエネルギー立ち下がり領域により結晶化された領域Bが周期的に形成される。領域Bは、領域Aとは結晶状態が異なり、次に設定エネルギー密度E₂でアニールされても領域Aの結晶状態には回復しない。したがって、このような従来のレーザアニールを行った場合、特性の異なる領域Bが周期的に存在し、この被アニール膜を用いたTFTにより液晶表示装置を作製した場合、周期的な特性変動が画像むらとなって現れる。

【0006】

【発明が解決しようとする課題】上記のように、エネルギー分布が矩形に整形されたパルスビームにおいては、エネルギー分布が一定な領域とエネルギー分布の立ち上がりあるいは立ち下がり領域が必ず存在する。このようなエネルギー分布を持つパルスレーザビームを走査してレーザアニールを行った場合には、被アニール膜に到達するエネルギーが一定な領域とエネルギー分布の立ち下がり（実効的な到達エネルギーが減少する）領域とが存在することが避けられず、被アニール膜の特性がレーザビームの走査ピッチを周期として変動する。このような被アニール膜を用いて液晶表示装置に用いるTFTアレイを作製すると、TFT特性（電子移動度等）がレーザビームの走査ピッチに応じて変動する。さらにこのようなTFTアレイを用いて駆動回路内蔵型液晶表示装置を作製すると、表示領域内は特性変動が画像むらとなり、駆動回路部は駆動能力が変動し周期むらとなって画像に現れ表示品位が大きく低下する。

【0007】この発明の第1の目的は、被アニール膜のレーザビームの走査ピッチによる特性変動を抑制することのできるレーザアニール方法を提供することである。また、この発明の第2の目的は、画素用薄膜トランジスタの活性層に用いる半導体薄膜のレーザビームの走査ピッチによる特性変動を抑制し、均一な特性のTFTアレイを実現し、表示品位を向上できる液晶表示装置の製造方法を提供することである。

【0008】また、この発明の第3の目的は、表示領域の周辺に形成する駆動用薄膜トランジスタの活性層に用いる半導体薄膜のレーザビームの走査ピッチによる特性変動を抑制し、駆動回路部の特性を均一化し、表示品位を向上できる液晶表示装置の製造方法を提供することである。

【0009】

【課題を解決するための手段】請求項1記載のレーザアニール方法は、被アニール膜にエネルギー分布を線状に整形したパルスレーザビームを照射し、このパルスレーザ

ビームの短尺方向のエネルギー立ち下がり領域の長さよりパルスレーザビームの走査ピッチを小さくすることを特徴とする。

【0010】請求項2記載のレーザアニール方法は、請求項1記載のレーザアニール方法において、パルスレーザビームの走査ピッチを、パルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さの1/2以下にしている。請求項3記載の液晶表示装置の製造方法は、マトリクス状に画素電極とゲート配線およびソース配線とを配置し、各画素電極、ゲート配線およびソース配線に画素用薄膜トランジスタを接続した第1の基板と、この第1の基板と液晶層を挟んで対向配置した第2の基板とを備えた液晶表示装置の製造方法であって、画素用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、半導体薄膜にエネルギー分布を線状に整形したパルスレーザビームを照射し、このパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さをパルスレーザビームの走査方向の画素ピッチより小さくし、パルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、かつパルスレーザビームの走査方向の画素ピッチの約数にすることを特徴とする。

【0011】請求項4記載の液晶表示装置の製造方法は、請求項3記載の液晶表示装置の製造方法において、パルスレーザビームの走査方向を、画素用薄膜トランジスタのチャネル幅方向と異なる方向としてアニール処理を行う。請求項5記載の液晶表示装置の製造方法は、請求項4記載の液晶表示装置の製造方法において、パルスレーザビームの走査方向は、画素用薄膜トランジスタのチャネル幅方向と10度以上90度以下の交差角度を有してアニール処理を行う。

【0012】請求項6記載の液晶表示装置の製造方法は、マトリクス状に画素電極とゲート配線およびソース配線とを配置し、各画素電極、ゲート配線およびソース配線に画素用薄膜トランジスタを接続した表示領域と、この表示領域の周辺に形成した駆動用薄膜トランジスタを有する駆動回路領域とを設けた第1の基板と、この第1の基板と液晶層を挟んで対向配置した第2の基板とを備えた液晶表示装置の製造方法であって、駆動用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、半導体薄膜にエネルギー分布を線状に整形したパルスレーザビームを照射し、このパルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、パルスレーザビームの走査方向を駆動用薄膜トランジスタのチャネル幅方向と異なる方向とすることを特徴とする。

【0013】請求項7記載の液晶表示装置の製造方法は、請求項3、4、5または6記載の液晶表示装置の製造方法において、パルスレーザビームの走査方向を、画素用薄膜トランジスタに接続したゲート配線またはソー

ス配線と直交させてアニール処理を行う。この発明のレーザアニール方法は、エネルギー分布を線状に整形したパルスレーザビームを用い、このパルスレーザビームの走査ピッチを、パルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくすることにより、被アニール膜全体に照射される実効エネルギーがエネルギー立ち下がり領域で規定されるエネルギー密度で均一化でき、被アニール膜のレーザビームの走査ピッチによる特性変動を抑制できる。なお、正方形や長方形と言った矩形パルスレーザビームを用いて送りピッチをエネルギー立ち下がり領域長（通常は50～100 μ m）より小さくした場合には、平均照射数が増大しスループットの低下が大きな問題となるが、エネルギー分布を線状に整形したパルスレーザビームを用いた場合には、エネルギー分布の長尺方向の走査ピッチを大きくすることによりスループットの低下を防止できる。

【0014】また、この発明の液晶表示装置の製造方法は、画素用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、エネルギー分布を線状に整形したパルスレーザビームを用い、このパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さをパルスレーザビームの走査方向の画素ピッチより小さくし、パルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、かつパルスレーザビームの走査方向の画素ピッチの約数にすることにより、ビーム重なり領域の特性変動が周期的に画像に現れることを防止できる。さらに、パルスレーザビームの走査方向を、画素用薄膜トランジスタのチャネル幅方向と異なる方向とすることにより、画素用薄膜トランジスタにおける半導体薄膜の少なくとも一部にビーム重なり領域が発生し、画素用薄膜トランジスタの特性のばらつきを大幅に低減し、表示品位を向上できる。

【0015】また、この発明の液晶表示装置の製造方法は、表示領域の周辺に形成した駆動用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、エネルギー分布を線状に整形したパルスレーザビームを用い、このパルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、パルスレーザビームの走査方向を駆動用薄膜トランジスタのチャネル幅方向と異なる方向とすることにより、駆動用薄膜トランジスタにおける半導体薄膜の少なくとも一部にビーム重なり領域が発生し、画素用薄膜トランジスタの特性のばらつきを大幅に低減し、駆動回路部の出力むらを低減し、表示品位を向上できる。

【0016】

【発明の実施の形態】以下、この発明の実施の形態について、図面を参照しながら説明する。

【第1の実施の形態】図1はこの発明の第1の実施の形態のレーザアニール方法を説明するための図であり、図1(a)はエネルギー分布を線状に整形したレーザビーム

形状を示し、図1(b)は図1(a)のA-A'断面でのエネルギー分布を示す。

【0017】パルスレーザ光源として波長308nmのXeClエキシマレーザを用い、発振周波数が200Hz以上である。このパルスレーザ光の最終ビームの形状は、図1(a)に示すように、長尺方向寸法S=180mm、短尺方向寸法T=0.5mmである。A-A'断面でのビーム形状は、図1(b)に示すように、台形状であり、設定エネルギー密度の90%以上の領域L1（台形の略上辺に対応）の両端部分に、エネルギー立ち上がりおよびエネルギー立ち下がり領域を有し、台形の下辺領域L2が形成されている。エネルギー密度の立ち上がりおよび立ち下がり領域は光学系の収差やレーザの位置揺らぎに起因するもので、比率L1/L2を0.8以上にすることは困難であり、比率L1/L2<0.8となる。このようなエネルギー分布を持つレーザビームを、図1

(b)に示すように、ピッチPにて走査してレーザアニールを行う。この際、被アニール膜の結晶性は、設定エネルギー密度E₀の1/2前後を境にして、図5に示した結晶性の異なる領域AあるいはBに変化するため、走査ピッチPをエネルギー立ち下がり領域の長さの1/2以下にすることにより、結晶性を均一化できた。なお、ここでは、エネルギー立ち下がり領域の長さは0.08mmであり、走査ピッチPを0.03mmとした。

【0018】すなわち、このレーザアニール方法を用いることにより、照射エネルギー履歴の差に起因する被アニール膜の結晶性のばらつきを大幅に低減可能となった。

【第2の実施の形態】図2はこの発明の第2の実施の形態の液晶表示装置の製造方法を説明するための図であり、液晶表示装置のTFTアレイの画素部分を示す平面配置図である。図2において、21、22はソース配線、23、24はゲート配線、25は画素電極、26はTFT（薄膜トランジスタ）である。

【0019】図2に示す液晶表示装置では、画素電極25がマトリクス状に配置され、画素のサイズをU（=105 μ m）×V（=210 μ m）として破線で示している。各画素中には液晶に電圧を印加する画素電極25があり、例えばTFT26に接続されたゲート配線23およびソース配線21により、外部から画素電極25をスイッチングする。

【0020】この第2の実施の形態は、液晶表示装置のTFTアレイのTFT26の多結晶シリコン薄膜の形成に、第1の実施の形態のように、エネルギー分布を線状に整形したパルスレーザ（XeClエキシマレーザ）ビームを用い、アニールを行うようにしている。パルスレーザビームはその短尺方向のエネルギー立ち下がり領域の長さをパルスレーザビームの走査方向の画素ピッチより小さくし、パルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、かつパルスレーザビームの走査方向の画素

ピッチの約数にしている。そして、レーザビームをゲート配線23、24と平行な方向に走査することにより、半導体薄膜を結晶化し多結晶シリコン薄膜を形成している。

【0021】このレーザビーム走査方向での画素ピッチは $105\mu\text{m}$ であり、レーザビームの走査ピッチを画素ピッチの約数にしている。ここで、レーザビームの走査ピッチを画素ピッチの約数ではない例えば $23\mu\text{m}$ に設定した場合には、特性変動領域が $23\mu\text{m}$ ピッチで形成される。この場合、画素ピッチと走査ピッチの最小公倍数である $2415\mu\text{m}$ ピッチ、すなわち23画素ごとにビーム重なり部の特性変動領域がTFT26に一致して周期的な特性変動が発生し、画像の周期変動となり表示品位が劣化する。これに対してこの実施の形態では、レーザビームの走査ピッチを画素ピッチの約数である例えば $21\mu\text{m}$ とすることにより、レーザビームの走査ピッチに起因する特性変動は画素ピッチに一致し、全てのTFT26にレーザ照射の重なり領域が形成されるため、特性変動の周期性が低減し、TFTアレイの均一性が向上した。このTFTアレイを用いて液晶表示装置を作製すると、レーザビームの走査ピッチに関わる周期的な画像不均一性が解消され、表示品位が大幅に向上した。

【0022】〔第3の実施の形態〕図3はこの発明の第3の実施の形態の液晶表示装置の製造方法を説明するための図であり、液晶表示装置のTFTアレイの一画素部分を示す平面配置図である。図3において、21はソース配線、23はゲート配線、25は画素電極、26はTFT（薄膜トランジスタ）、27は多結晶シリコン薄膜である。

【0023】この第3の実施の形態は、液晶表示装置のTFTアレイのTFT26の多結晶シリコン薄膜27の形成に、第1の実施の形態のように、エネルギー分布を線状に整形したパルスレーザ（XeClエキシマレーザ）ビームを用い、このパルスレーザビームを走査することにより、半導体薄膜を結晶化し多結晶シリコン薄膜27を形成している。

【0024】パルスレーザビームサイズは、図1(a)と同様、長尺方向が 180mm 、短尺方向が 0.5mm であり、短尺方向をソース配線21と平行にし、 $21\mu\text{m}$ ピッチにて走査しており、平均照射数23、8shots/pointである。画素ピッチは図2のものと同一である。画素照射面でのエネルギー密度は $350\text{mJ}/\text{cm}^2$ である。

【0025】この第3の実施の形態では、パルスレーザビームをソース配線21と平行に走査しており、走査方向の画素ピッチは $210\mu\text{m}$ であり、レーザビームの走査ピッチ（ $21\mu\text{m}$ ）は走査方向の画素ピッチの約数となっており、第2の実施の形態と同様、TFT26の全てにレーザ照射の重なり領域が形成される。このTFT26のチャネル幅は $6\mu\text{m}$ である。このチャネル幅はレ

ーザビームの走査ピッチより小さいため、TFTのチャネル幅方向がレーザビームの走査方向と一致している場合には、レーザビームのアライメントの精度によりレーザビームのビーム立ち下がり領域のどの位置で半導体薄膜にレーザビームが照射されるかが、基板によって異なってくる可能性が大きい。この照射位置の変動は実効的な照射エネルギー履歴を変化させ、TFT特性の再現性を悪化させる。そこで、この実施の形態では、多結晶シリコン薄膜27をソース配線21に対して 45° 傾けて配置し、TFT26のチャネル幅方向がレーザビームの走査方向に対して 45° の角度を有するようにしている。これによりレーザビームに対するチャネル領域の交差領域が広がり、レーザビームのアライメントずれ等によるレーザビームの重なり領域が常に多結晶シリコン薄膜27中に存在するようになり、TFT特性のばらつきを緩和することが可能となった。このTFTアレイを用いて液晶表示装置を作製すると、個々のTFT26の特性ばらつきを大幅に低減でき、表示品位が大きく向上した。なお、パルスレーザビームの走査方向とTFT26のチャネル幅方向とは、 10° 以上 90° 以下の交差角度を有してあればその効果は得られる。

【0026】〔第4の実施の形態〕図4はこの発明の第4の実施の形態の液晶表示装置の製造方法を説明するための図であり、液晶表示装置の平面配置図である。図4において、21、22はソース配線、23、24はゲート配線、31は走査側駆動回路、32はデータ側駆動回路、33は表示領域である。

【0027】この第4の実施の形態は、表示領域33の各画素は図2または図3の構成と同様であり、走査側駆動回路31とデータ側駆動回路32が内蔵された液晶表示装置である。ゲート配線23、24とソース配線21、22とが直交し、それぞれが走査側駆動回路31とデータ側駆動回路32により駆動されている。そして、データ側駆動回路32を形成するデータ側駆動用TFTのゲート配線の方向が、表示領域33のソース配線21、22の方向と平行にならず、かつ走査側駆動回路31を形成する走査側駆動用TFTのゲート配線の方向が、表示領域33のゲート配線23、24の方向と平行にならないように形成されている。具体的には、走査側、データ側駆動回路31、32を形成するTFTのチャネル長方向あるいはチャネル幅方向が、表示領域33のゲート配線23、24およびソース配線21、22の方向と直交しないように配置されている。そして、レーザビームを、表示領域33のゲート配線23、24と直交する方向に走査している。

【0028】このようにして、走査側、データ側駆動回路31、32の駆動用TFTを形成することにより、レーザビームの走査方向に対する駆動用TFTのチャネル領域の交差領域が広がり、レーザビームのアライメントずれ等によるレーザビームの重なり領域が常に駆動用T

FTの多結晶シリコン薄膜中に存在するようになり、TFT特性のばらつきを大幅に低減し、走査側、データ側駆動回路31、32の出力むらを低減でき、表示品位が大きく向上した。

【0029】

【発明の効果】この発明のレーザアニール方法は、エネルギー分布を線状に整形したパルスレーザビームを用い、このパルスレーザビームの走査ピッチを、パルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくすることにより、被アニール膜全体に照射される実効エネルギーがエネルギー立ち下がり領域で規定されるエネルギー密度で均一化でき、被アニール膜のレーザビームの走査ピッチによる特性変動を抑制できる。

【0030】また、この発明の液晶表示装置の製造方法は、画素用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、エネルギー分布を線状に整形したパルスレーザビームを用い、このパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さをパルスレーザビームの走査方向の画素ピッチより小さくし、パルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、かつパルスレーザビームの走査方向の画素ピッチの約数にすることにより、ビーム重なり領域の特性変動が周期的に画像に現れることを防止できる。さらに、パルスレーザビームの走査方向を、画素用薄膜トランジスタのチャネル幅方向と異なる方向とすることにより、画素用薄膜トランジスタにおける半導体薄膜の少なくとも一部にビーム重なり領域が発生し、画素用薄膜トランジスタの特性のばらつきを大幅に低減し、表示品位を向上できる。

【0031】また、この発明の液晶表示装置の製造方法

は、表示領域の周辺に形成した駆動用薄膜トランジスタを形成する半導体薄膜をアニール処理する際に、エネルギー分布を線状に整形したパルスレーザビームを用い、このパルスレーザビームの走査ピッチをパルスレーザビームの短尺方向のエネルギー立ち下がり領域の長さより小さくし、パルスレーザビームの走査方向を駆動用薄膜トランジスタのチャネル幅方向と異なる方向とすることにより、駆動用薄膜トランジスタにおける半導体薄膜の少なくとも一部にビーム重なり領域が発生し、画素用薄膜トランジスタの特性のばらつきを大幅に低減し、駆動回路部の出力むらを低減し、表示品位を向上できる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態のレーザアニール方法を説明するための図。

【図2】この発明の第2の実施の形態の液晶表示装置の製造方法を説明するための図。

【図3】この発明の第3の実施の形態の液晶表示装置の製造方法を説明するための図。

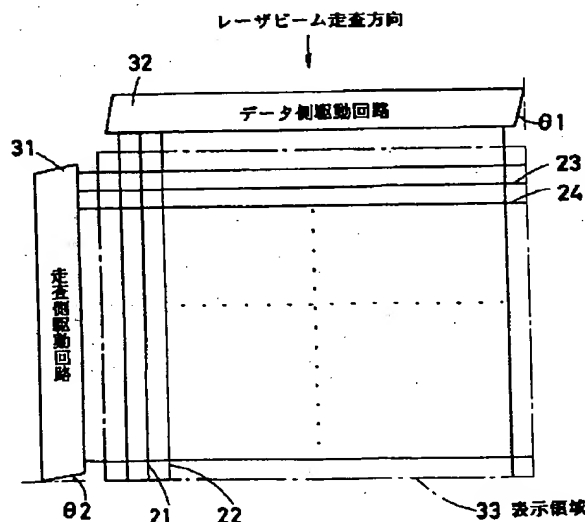
【図4】この発明の第4の実施の形態の液晶表示装置の製造方法を説明するための図。

【図5】従来のレーザアニール方法を説明するための図。

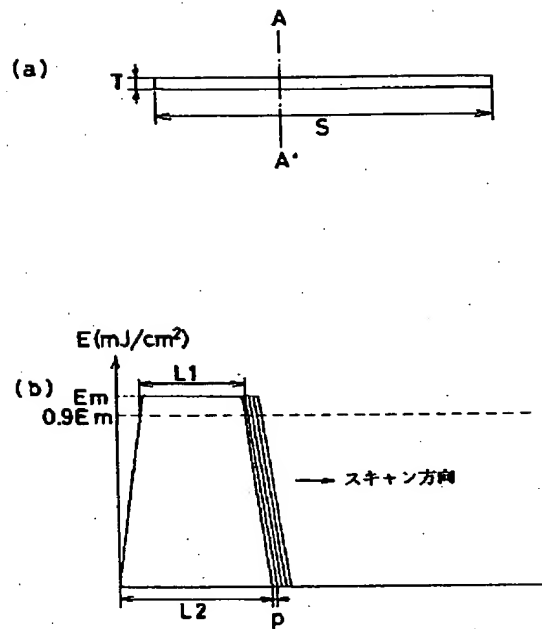
【符号の説明】

- 21、22 ソース配線
- 23、24 ゲート配線
- 25 画素電極
- 26 TFT（薄膜トランジスタ）
- 31 走査側駆動回路
- 32 データ側駆動回路

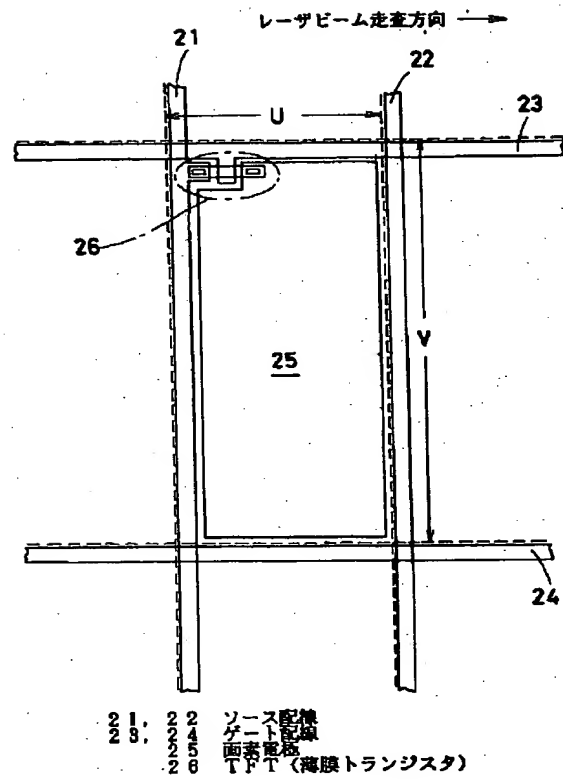
【図4】



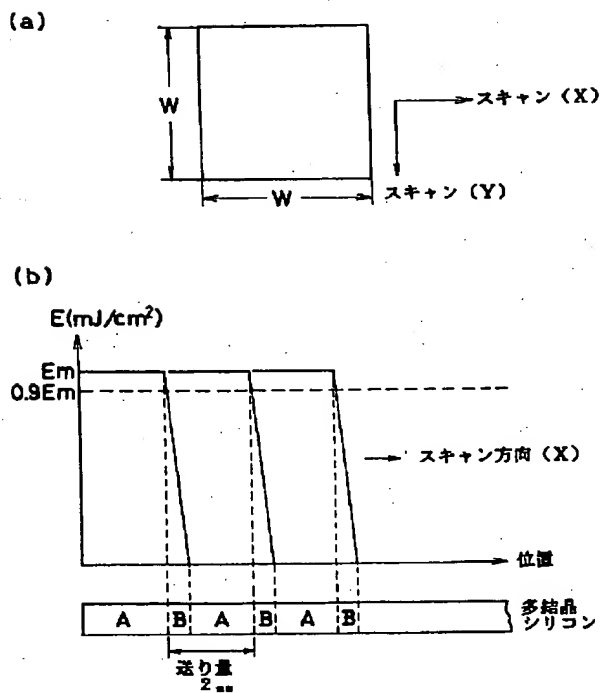
【図1】



【図2】



【図5】



【図3】

